Design of a Time-Multiplexed Soft-Start Circuit with ACOT Modules*

CHENG Tiedong*, PAN Xin, FU Peng, XIONG Zikang
(School of Electrical Engineering and Automation, Jiangxi University of Science and Technology, Ganzhou Jiangxi 341000, China)

Abstract: A soft-start circuit time-multiplexing with an adaptive constant on-timer (ACOT) module for portable devices is proposed to prevent massive inrush current and overshoot voltage during the start-up period of the converter. The soft-start circuit realizes the soft-start function without off-chip capacitors, large on-chip capacitors or additional resistors, by multiplexing with the ACOT module, minimizing the implementation area, saving the cost and reducing the power consumption. In addition, multiplexing reduces the number of digital to analog converter (DAC) bits required for soft-start circuits, which facilitates chip design. It is applied to a Buck type DC-DC converter with ACOT control mode. The simulation results show that the output voltage of the DC-DC converter rises smoothly and the inductor current is effectively limited during the startup period with an output capacitance of 22 μF, under eigher light or heavy loads. The startup time is controlled to be 256 μs, and then the soft-start circuit automatically and smoothly transits to the ACOT module.

Key words: soft-start circuit; DC-DC converter; ACOT module; time-multiplexing; overshoot phenomenon
EEACC: 2570 **doi**: 10.3969/j.issn.1005-9490.2026.03.006

一种与 ACOT 模块分时复用的软启动电路设计*

程铁栋*, 潘 鑫, 付 鹏, 熊子康
(江西理工大学电气工程与自动化学院, 江西 赣州 341000)

摘 要: 针对便携式直流-直流(DC-DC)变换器启动过程中产生的超调电压和浪涌电流, 提出了一种与自适应恒定导通时间(ACOT)模块分时复用的软启动电路。该软启动电路实现了软启动功能, 无需片外电容、片内大电容或附加电阻, 并通过与 ACOT 模块复用, 最大限度地减少了占用的面积, 节省了成本, 同时降低了功耗。此外, 通过复用还可降低软启动电路对数模转换器(DAC)位数的要求, 便于芯片设计。将其应用于 ACOT 控制模式的 Buck 型 DC-DC 变换器中, 仿真结果表明, 在输出电容为 22 μF, 轻载和重载情况下, 整个启动过程中输出电压平稳上升, 电感电流得到有效限制, 启动时间控制在 256 μs, 而后软启动电路自动平稳过渡为 ACOT 模块。

关键词: 软启动电路; DC-DC 变换器; ACOT 模块; 分时复用; 过冲现象
中图分类号: TN432 **文献标识码**: A **文章编号**: 1005-9490(2026)03-0520-07

随着便携式电子设备的迅速发展, 对电源管理 IC 的需求也在不断增加。DC-DC 变换器因其具有效率高、静态电流低、体积小等诸多优良特性而成为目前市场上主要的电源管理 IC[1-2]。DC-DC 变换器是通过将误差信号转换为占空比信号来驱动开关而工作的。在启动阶段, 误差放大器处于非平衡状态, 使得环路工作在百分之百占空比下, 产生很大的浪涌电流, 导致输出电压超调并损坏电路系统[3-4]。为避免这些问题, 需要适当的软启动电路来限制浪涌电流, 并确保顺利启动。

传统的软启动方法是利用恒定电流对电容进行充电得到缓慢上升的斜坡电压, 同时用斜坡电压代替参考电压输入到误差放大器, 达到软启动的目的[5-7]。但需要一个大电容或很小的电流。大电容必须使用外部电容并添加引脚, 这将导致电路尺寸和成本的增加; 而很小的充电电流又难以控制, 且容易受到工艺变化的影响。文献[8]通过多位计数器控制电流镜阵列流过电阻得到斜坡电压。该方法不需要外部电容, 但为了满足电流镜失配的需要, 计数器需额外增加一位, 电流镜支路也需再增加一路, 既增大了芯片面积又增加了功耗。文献[9]通过开关控制电阻分压模块中的电阻大小得到逐级递增的软启动电压, 降低了功耗, 但其延时模块增加了额外的电容, 软启动电压仅上升四个台阶就已占用 0.048 mm^2 版图面积, 所需台阶数较多时不适用。文献[10]采用了 6 位 RDAC, 通过分频计数器确定

项目来源: 江西省教育厅科学技术研究项目(GJJ200619); 江西理工大学博士科研启动基金(GJJ191206)
收稿日期: 2024-03-05 **修改日期**: 2024-04-26

台阶数,避免使用大量电容,但由于额外的电阻和缓冲器,该方法仍然占用了较大的面积。

针对上述问题,本文利用 DAC 控制的软启动电路与文献[11-12]中 ACOT 模块之间相似的结构,创新性地设计了一种与 ACOT 模块分时复用的软启动电路。图 1 所示框图为软启动电路和 ACOT 模块各自组成部分,其中电压-电流转换模块、电压检测电路和电容为重叠部分,可实现复用。重叠部分的面积分别占软启动电路和 ACOT 模块的 50%、80%左右。

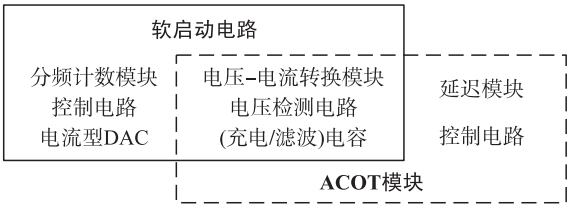


图 1　软启动电路与 ACOT 模块各组成部分

1　DAC 控制的软启动电路

图 2 所示为 DAC 控制的软启动电路。虚线框内的电路构成电流型 DAC 结构。MOS 管 M_1、M_2、M_3…(根据计数器位数确定电流镜对数)构成电流镜,镜像比为 1:1:2…,成倍递增,形成二进制的电流关系。通过计数器 COUNT 控制电流镜的通与断,产生软启动电流 I_{SOFT},其表达式为:

$$I_{SOFT}=I_{BIAS}(b_1+2b_2+4b_3+\cdots+2^{n-1}b_n) \tag{1}$$

式中:n 为 DAC 的位数。软启动电流流经电阻 R_S 产生软启动电压 V_{SOFT},表示为:

$$V_{SOFT}=I_{SOFT}R_S=I_{BIAS}R_S\sum_{i=1}^{n}2^{i-1}b_i \tag{2}$$

电容 C_0 对 V_{SOFT}进行滤波。

比较器 CMP、RS 触发器、切换开关 SW 构成软启动电压检测和控制电路。比较器检测软启动电压 V_{SOFT},当 V_{SOFT}高于带隙基准电压 V_{BG}时,比较器输出高电平。RS 触发器锁定比较器输出的高电平,输出软启动结束信号 SOFT-OVER 关断计数器时钟信号,停止计数,同时将误差放大器 EA 的基准电压 V_{REF}切换到精确的带隙基准电压 V_{BG},保证 DC-DC 工作环路的精度不受 DAC 精度的影响。

带隙基准电路为获得具有较低温度系数的基准电压,通常需要对基准电压进行温度补偿,难以同时产生基准电流,因此需额外设计电流偏置电路为软启动电路提供偏置电流 I_{BIAS}。

2　ACOT 模块

图 3 为 ACOT 模块电路图。虚线框内的电路为

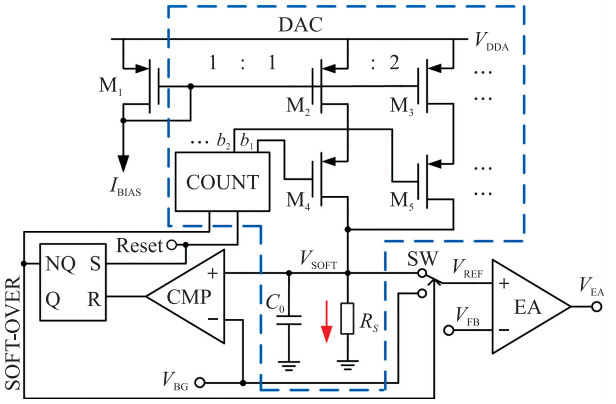


图 2　DAC 控制的软启动电路

输入电压-电流转换模块。通过电阻 R_a、R_b 对输入电压 V_{IN}进行分压,运算放大器 AMP、MOS 管 M_1、M_2 和电阻 R_c 构成负反馈环路,将 C 点电压钳位,从而产生与 V_{IN}相关的电流 I_{IN}。M_2、M_3 为 PMOS 电流镜对,且 M_3 的沟道宽长比是 M_2 的 N 倍,则输出电流 I_{VIN}为:

$$I_{VIN}=NI_{IN}=N\frac{V_{IN}R_b}{(R_a+R_b)R_c} \tag{3}$$

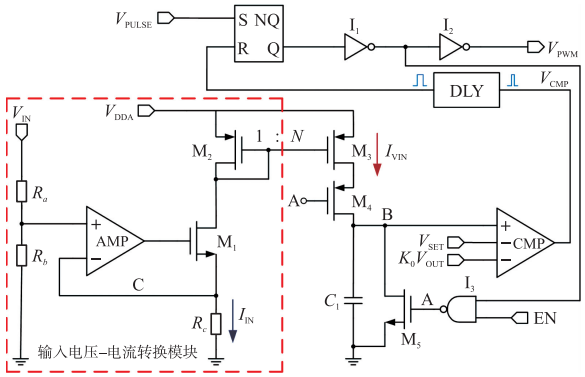


图 3　ACOT 模块电路图

MOS 管 M_5 控制电容 C_1 的放电(其宽长比较大以实现电容的快速放电并使得 B 点电压接近 0)。比较器 CMP 比较 B 点电压与 DC-DC 输出电压的分压 K_0V_{OUT},产生信号 V_{CMP},经信号延迟模块 DLY 后作用于 RS 触发器的复位端,完成占空比信号 V_{PWM}复位(反相器 I_1、I_2 用以调制波形)。信号延迟模块可设定最小关断时间,避免高边功率管常开及烧毁功率管,同时对占空比进行一定限制。使能信号 EN 通过与非门 I_3 对 ACOT 模块进行使能。在电路启动阶段,为避免启动时间过长,通常采用一个固定电压 V_{SET}代替输出电压的分压 K_0V_{OUT}来计算占空比。待输出电压逐渐升高后,再切换至 K_0V_{OUT}。

将图 3 中的放大器 AMP 增加一个同相端构成三输入端的放大器,新增的同相端接基准电压 V_{BG},经过放大器和电阻 R_c 产生偏置电流,再加入电流镜

支路,得到所需软启动电流;比较器 CMP 配合分频计数模块构成软启动电压检测和控制电路;通过数据选择器 MUX 实现 M_5 控制信号的切换;信号 ACOT_EN 对 ACOT 模块进行使能,同时作为软启动电路与 ACOT 模块间的切换信号,控制电路进行相应变换,由此得到图 4 所示可复用软启动电路。

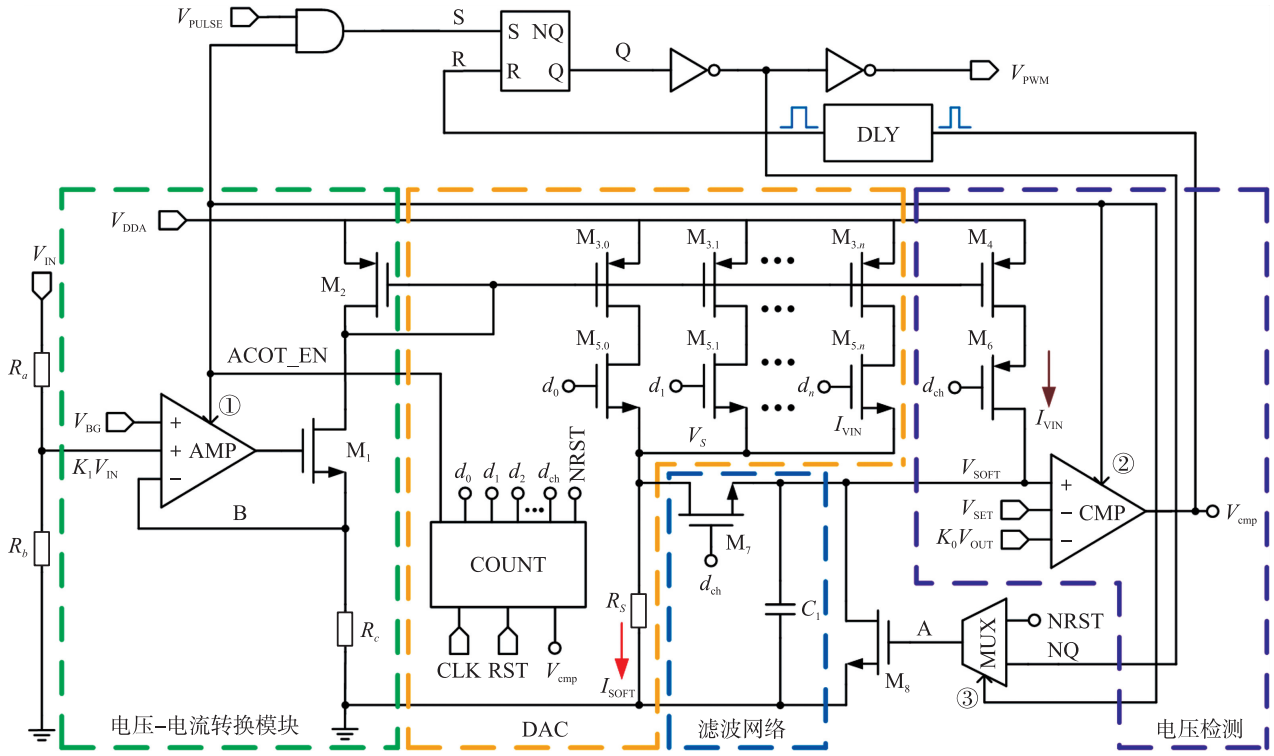


图 4 与 ACOT 模块分时复用的软启动电路图

3 与 ACOT 模块分时复用的软启动电路

3.1 整体电路设计

本文设计的与 ACOT 模块分时复用的软启动电路如图 4 所示,它结合图 2、图 3 所示电路进行设计。V_{PULSE}信号为环路比较器输出电压信号,RST 信号为分频计数模块 COUNT 清零信号,与欠压保护模块输出有关:芯片电源电压过低时 RST 为低电平,分频计数模块清零,NRST 为 RST 反相信号,此时控制 MOS 管 M_8 导通,电容 C_1 放电至零,软启动电路被初始化并等待启动;芯片结束欠压状态后,RST 由低电平跳变为高电平,分频计数模块开始计数,M_8 关断,电路启动。接下来对电路在软启动、过渡及 ACOT 三个阶段的工作情况进行分析。

软启动阶段。放大器 AMP 同相端输入基准电压 V_{BG},经过电压、电流转换模块产生基准电流,再通过电流镜复制到 $M_{3.0}$~$M_{3.n}$各支路,其电流之和形成软启动电流 I_{SOFT},流经电阻 R_S 产生电压 V_S,其表达式为:

$$V_S = I_{SOFT}R_S = \frac{V_{BG}}{R_c}R_S \sum_{i=0}^{n} 2^i d_i \qquad (4)$$

开关管 $M_{5.0}$~$M_{5.n}$导通的瞬间会在 V_S 上产生很大的毛刺电压,因此设计了简单 RC 滤波网络对其进行滤波。NMOS 管 M_7 在软启动阶段始终工作在线性区,可等效为一个大电阻 R,和电容 C_1 组成滤波网络,并在电路切换过程中起到开关作用。电压 V_S 经过滤波后得到软启动电压 V_{SOFT}。图 5(a)和图 5(b)所示分别为 V_S 和 V_{SOFT}的仿真曲线,对比结果表明,经过滤波网络后毛刺电压基本已经消除。

在 M_4 所在支路加入 PMOS 管 M_6,软启动阶段 M_6 处于截止区。当分频计数模块 COUNT 输出信号 d_0~d_{ch}全部跳变为低电平时,软启动结束,V_{SOFT}升至接近固定电压 V_{SET}。此时 $M_{5.0}$~$M_{5.n}$、M_7 关断,M_6 导通,电流 I_{VIN}开始给电容 C_1 充电,V_{SOFT}快速上升以使 DC-DC 变换器更快地摆脱软启动状态。其最高可达到电源电压 V_{DDA}=1.8 V,如图 6 所示。比较器 CMP 反相端输入为 V_{SET}=600 mV,对于软启动电压检测来说有 1.2 V 的余量,完全满足 DAC 电流镜失配误差的需要。

过渡阶段。当 V_{SOFT}升至大于 V_{SET}时,比较器输出信号 V_{cmp}跳变为高电平,NQ 随之变为高电平。V_{cmp}经分频计数模块 COUNT 后产生信号 ACOT_EN 将 d_0~d_{ch}清零。同时 ACOT_EN 信号将数据选择器 MUX 的输出切换为 NQ,放大器同相端输入和比较

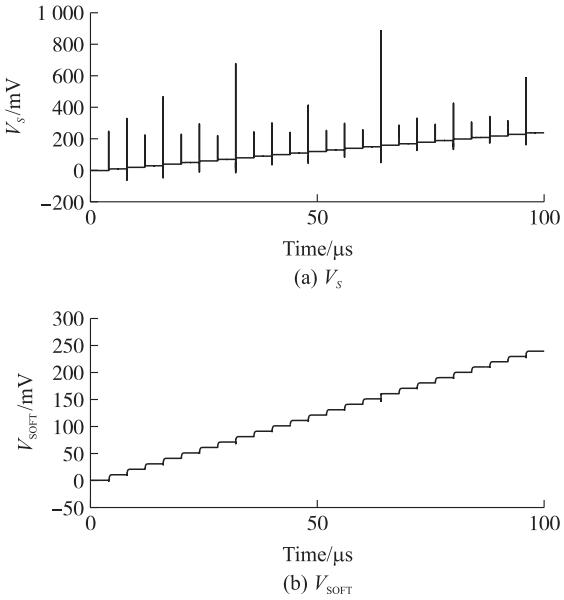


图 5　V_S 仿真曲线和 V_{SOFT} 仿真曲线

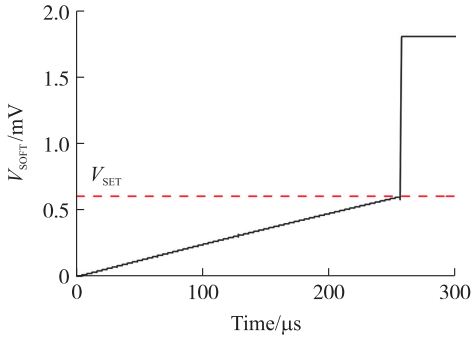


图 6　软启动阶段 V_{SOFT} 仿真曲线

器反相端输入分别切换为 DC-DC 输入电压的分压 K_1V_{IN} 和输出电压的分压 K_2V_{OUT},并引入 V_{PULSE} 信号。M_8 在 NQ 控制下导通,电容 C_1 放电。延迟模块 DLY 在该阶段可确保引入的 V_{PULSE} 信号为高电平时电容仍能在一定时间内保持放电状态,将 V_{SOFT} 可靠降为低电平,为 ACOT 阶段做准备。

ACOT 阶段。V_{PWM} 信号初始为低电平,电容 C_1 已被 M_8 放电,比较器输出信号 V_{cmp} 为低电平,R 点为低电平。当 V_{PULSE} 信号由低电平跳变为高电平时,触发 RS 触发器置位端,NQ 变为低电平,M_8 关断,电流 I_{VIN} 给电容 C_1 充电。当电容上的电压大于 K_2V_{OUT} 后,V_{cmp} 跳变为高电平,触发 RS 触发器复位端,此时 NQ 变为高电平。在 V_{PULSE} 信号的一个上升沿后,V_{PWM} 信号保持一段时间高电平,该高电平时间为电容充电时间,也是高边功率管导通时间 T_{ON}:

$$T_{ON}=\frac{C_1K_2V_{OUT}}{I_{VIN}}=\frac{C_1K_2V_{OUT}(R_a+R_b)R_c}{MV_{IN}R_b} \tag{5}$$

式中:M 为图 4 中 M_2、M_4 组成的电流镜的复制比例。每一个新的周期开始,V_{PULSE} 信号为高电平,该模块重新计算一次导通时间。

3.2　分频计数模块

图 7 所示为分频计数模块电路。虚线框内的电路为分频电路,由多个上升沿触发 D 触发器构成。时钟信号 CLK 由 DC-DC 内部振荡器提供。为保证启动过程的平稳和对浪涌电流的可靠限制,DAC 开关周期应大于 DC-DC 开关周期。在本设计中,DC-DC 开关周期为 500 ns,信号 d_0 由时钟信号 CLK 经过四级 D 触发器分频后产生。因此本文设计的软启动步长为 250 ns×16=4 μs,整个软启动时间为 4 μs×64=256 μs。

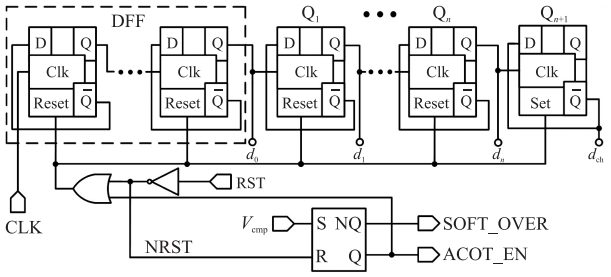


图 7　分频计数模块电路图

Q_1~Q_{n+1} 为下降沿触发 D 触发器。d_0 经过 Q_1~Q_n 输出编码信号 d_1~d_n。为简化分析,以 $n=2$ 为例,当清零信号 RST 由低电平跳变为高电平后,d_0、d_1、d_2 依次输出序列:000,001,011,……,111,d_{ch} 恒为高电平直到 d_2 由高电平跳变为低电平,如图 8 所示。

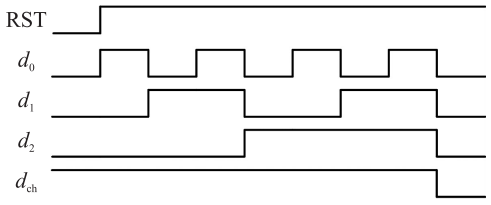


图 8　分频计数模块工作时序图

RS 触发器锁定图 4 中比较器输出信号 V_{cmp},产生信号 ACOT_EN,该信号和 RST 的反相信号通过或门共同控制 D 触发器复位端和置位端。ACOT_EN 跳变为高电平时,软启动结束,计数器的状态被锁定,d_0~d_{ch} 保持 0000 状态,I_{SOFT} 流过的支路被关断,不再产生额外功耗。

4　DC-DC 整体电路设计

基于 ACOT 控制模式的 Buck 型 DC-DC 变换器系统框图见图 9。图中 Soft-start/ACOT 模块为本文所设计的电路。软启动阶段,ACOT_EN 为低电平,Soft-start/ACOT 模块作为软启动电路产生软启动电压 V_{SOFT},误差放大器 EA 同相端输入为 V_{SOFT}。在

V_{SOFT}升至 V_{SET}时，ACOT_EN 跳变为高电平，软启动终止。误差放大器同相端输入切换为参考电压 V_{REF}，保证工作环路的精度。

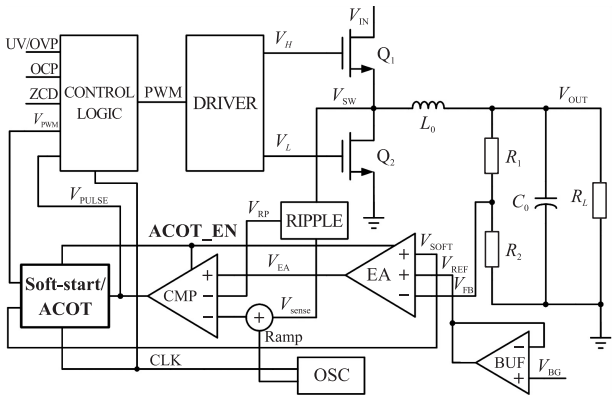


图 9 DC-DC 变换器系统框图

由于软启动阶段 Soft-start/ACOT 模块用作软启动电路，因此 PWM 信号不由该模块提供。纹波补偿模块 RIPPLE 可得到与电感电流同相位的检测电流，流经电阻后产生感应电压 V_{sense}，与斜坡信号 Ramp 叠加后输入到环路比较器 CMP 反相端。环路比较器输出信号 V_{PULSE}，经过逻辑控制模块后产生 PWM 信号，此时环路是 PWM 控制的电流模工作方式[13-14]。

软启动结束，ACOT_EN 由低电平跳变为高电平，环路比较器反相端接纹波补偿电路输出电压 V_{RP}。Soft-start/ACOT 切换为 ACOT 模块，正常产生 PWM 信号，环路变为自适应恒定导通时间的伪 PWM 控制模式。

5 仿真结果

本文基于 SMIC 180 nm BCD 工艺进行设计，并利用 Cadence 对所设计的软启动电路进行后仿真。软启动电压每个周期上升的幅值会影响启动过程的平稳和浪涌电流限制质量。若幅值太大，电感电流在单个软启动周期会冲得较高，输出电压上升也会变得不平稳；幅值太小又会增加 DAC 位数，致使版图面积增加。本文设计的电路中，DAC 共 6 位，软启动电压每个周期上升约 9.5 mV。对于 6 位 DAC 电流镜的设计，在软启动电压检测有充足余量的条件下，采用 1∶1/2∶1∶2∶4∶8∶16 的镜像比，将面积缩小为原来的 1/2。

根据负载大小分两种情况对输出电压和电感电流进行仿真：重载情况下，V_{IN} = 3.3 V，V_{OUT} = 0.9 V，I_{LOAD} = 3 A，C_{OUT} = 22 μF；轻载情况下，V_{IN} = 3.3 V，V_{OUT} = 0.9 V，I_{LOAD} = 100 mA，C_{OUT} = 22 μF，结果分别如图 10、图 11 所示。仿真结果表明，该软启动电路完全符合设计要求，实现了输出电压的平稳上升和电感电流的可靠限制。并且本文所设计的电路能在软启动电路和 ACOT 模块之间平稳过渡，整个软启动时间为 256 μs，转变为 ACOT 模块后也能正常工作。

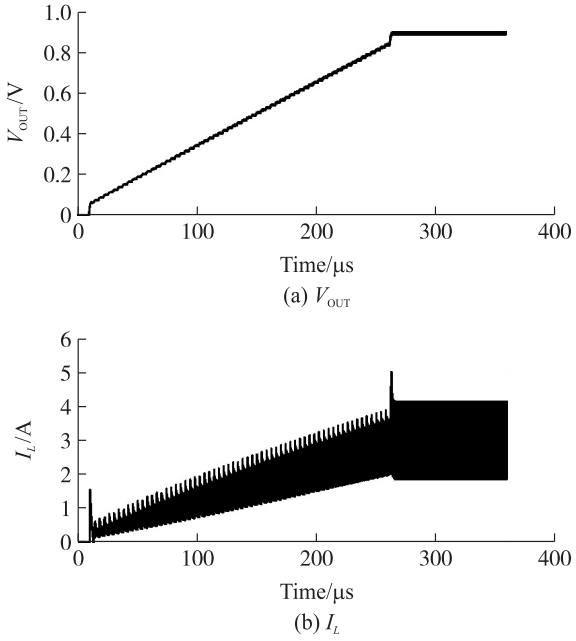


图 10 重载启动测试波形

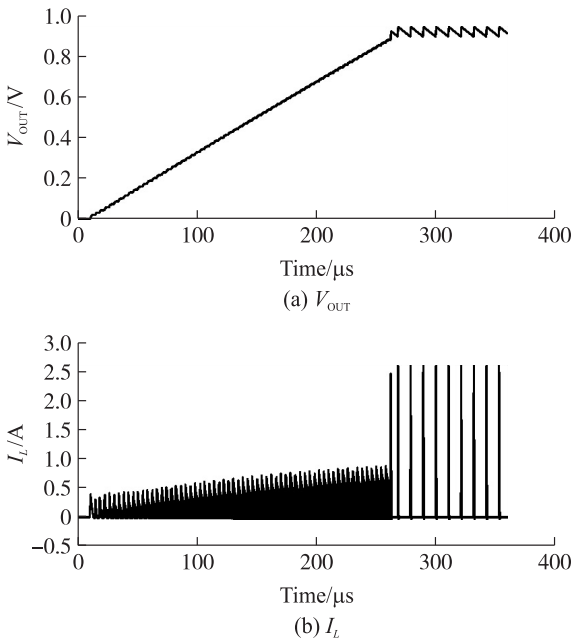


图 11 轻载启动测试波形

非复用情况下，软启动电路和 ACOT 模块版图面积共占用 0.021 mm^2，软启动过程产生功耗为 0.28 mW。图 12 所示为本文设计的与 ACOT 模块分时复用的软启动电路版图，其面积为 0.01 mm^2，软启动过程产生功耗为 0.15 mW，与非复用情况相比，具有更小的版图面积和更低的功耗。

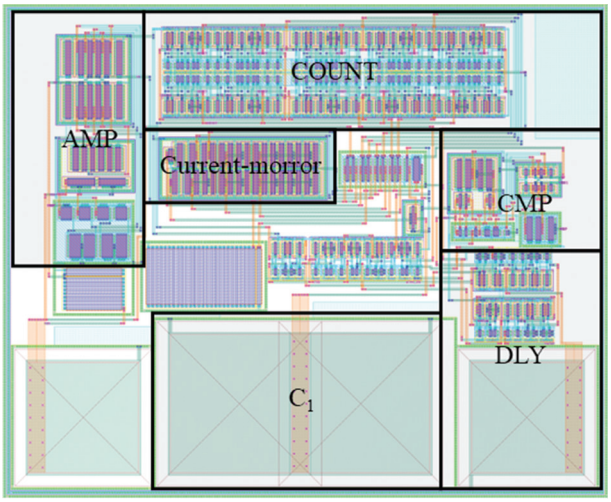


图 12　软启动电路版图

表 1 给出了本文与文献中其他软启动电路的性能参数对比。表中列举的软启动时间和软启动电压均为微秒和毫伏级。对比其他软启动电路可以看出,本文所采用的复用结构在实现电路软启动和产生自适应恒定导通时间两种功能的情况下,其功耗和版图面积依然在较低水平。若除去复用部分,本文所设计的软启动电路只占用非常小的版图面积,仅为 0.002 8 mm^2。

表 1　不同软启动电路性能对比

文献	工艺/μm	软启动时间/μs	软启动电压/mV	功耗/mW	版图面积/mm^2
[4]	0.35	380	—	—	0.02
[6]	0.35	600	600	—	0.012
[9]	0.5	140	—	0.10	0.048
[10]	0.18	360	412.12	—	0.093
本文	0.18	256	600	0.15	0.01

6　总结

本文基于 SMIC 180 nm BCD 工艺设计了一种与 ACOT 模块分时复用的软启动电路。该软启动电路通过复用减小了芯片面积和功耗、引入了滤波网络,并为软启动电压检测留有充足裕量,降低了对 DAC 位数的要求,便于电路设计。将其应用于 ACOT 控制模式的 DC-DC 变换器中,仿真结果表明:在输出电容为 22 μF,轻载和重载情况下,整个工作过程均实现了快速、平稳的软启动。除去复用部分,该软启动电路面积仅为 0.0028 mm^2,在要求低成本和小面积的便携式设备中具有潜在应用价值。

参考文献:

[1] 王其轩,王振宇,陈北辰,等. 一种新型高性能开关电源的设计与实现[J]. 电测与仪表,2019,56(4):27-31.

[2] Hsu Y C,Ting C Y,Hsu L S,et al. A Transient Enhancement DC-DC Buck Converter with Dual Operating Modes Control Technique[J]. IEEE Transactions on Circuits and Systems II:Express Briefs,2018,66(8):1376-1380.

[3] Kalenteridis V, Agorastou Z, Siskos S. A Soft Start-Up Technique for Inrush Current Limitation in DC-DC Converters[C]//2019 Panhellenic Conference on Electronics and Telecommunications(PACET), Volos, Greece, IEEE, 2019:1-4.

[4] Huang L,Luo P,Wang C,et al. A High Speed On-Chip Soft-Start Technique with High Start-Up Stability for Current-Mode DC-DC Converter[J]. IEEE Access,2019,7:27579-27585.

[5] Wang X H,Tian L. A Digital Soft-Start Circuit for Buck DC-DC Converter[J]. Russian Electrical Engineering,2017,88(2):91-97.

[6] Wang H,Ma Y,Cheng J. Soft-Start Method with Small Capacitor Charged by Pulse Current and Gain-Degeneration Error Amplifier for On-Chip DC-DC Power Converters [J]. IEEE Transactions on Very Large Scale Integration (VLSI) Systems,2012,21(8):1447-1453.

[7] Tiwari A A,Mishra D K. A DC-DC Boost Converter with Soft Start Function and DPEA Technique Using 180 nm Technology[C]//2017 International Conference on Information,Communication,Instrumentation and Control(ICICIC), Indore,India,IEEE,2017:1-6.

[8] 李演明,来新泉,贾新章,等. 一种 DC-DC 开关电源的新颖软启动电路设计[J]. 电子器件,2008,31(2):503-507.

[9] 罗健美,江金光. 一种用于升压式 DC-DC 开关电源的新型软启动电路[J]. 电源技术,2017,41(3):482-485.

[10] Li Y M,Xi X L,Zhang H,et al. A Digital-Controlled Soft-Start Circuit for Negative Output DC-DC Converter. [J]. Journal of Circuits, Systems and Computers, 2019, 28(4):1950067.

[11] Jiang C,Chai C,Han C,et al. A High Performance Adaptive On-Time Controlled Valley-Current-Mode DC-DC Buck Converter[J]. Journal of Semiconductors,2020,41(6):062402.

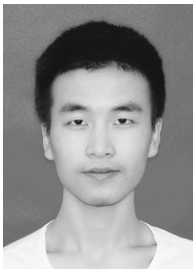
[12] Zadeh H A,Kooshkaki H R,Lee K Y,et al. An Adaptive Constant-on-Time-Controlled Hybrid Multilevel DC-DC Converter Operating from Li-Ion Battery Voltages with Low Spurious Output[J]. IEEE Transactions on Power Electronics,2023,38(5):5763-5776.

[13] Rehani A,Deb S,Bahubalindruni P G,et al. A High-Efficient Current-Mode PWM DC-DC Buck Converter Using

Dynamic Frequency Scaling[C]//2018 IEEE Computer Society Annual Symposium on VLSI (ISVLSI), Hong Kong, China, IEEE, 2018: 464-469.

[14] Jheng C S, Fu P H, Yang J Y, et al. Design and Implementation of Fast Transient Response Buck Converter with New Current-Mode Controlled Techniques [C]//2019 IEEE International Symposium on Circuits and Systems (ISCAS), Sapporo, Japan, IEEE, 2019: 1-4.

程铁栋(1975—),男,副教授,博士,硕士生导师,主要从事微电子技术方向的研究,chengtiedong@126.com;



潘 鑫(2000—),男,硕士研究生,研究方向为模拟集成电路设计,jxustpanxin@163.com。