A Fully Vertical Bi-Layer Apodized Grating Coupler Based on Hybrid Silicon Nitride-Silicon Waveguides

LI Jianfeng, YANG Jiamian, LIN Tong*
(School of Electronic Science and Engineering, Southeast University, Nanjing Jiangsu 210096, China)

Abstract: To address the drawbacks of traditional grating couplers, such as requiring angled fiber polishing, exhibiting low coupling efficiency, and having complex structures with limited bandwidth, a design method for a bi-layer Si_3N_4-Si apodized vertical grating coupler is proposed. By utilizing the finite-difference time-domain (FDTD) method and particle swarm optimization genetic algorithm, key parameters are comprehensively studied, such as the duty cycle and grating constant distribution, etching depth, silicon nitride grating layer thickness, and the distance between the upper and lower grating layers of the double-layer structure which is apodized. Simulation results highlight the structure's high coupling efficiency and broad bandwidth, achieving over 68% (−1.67 dB) single-side vertical coupling efficiency for the quasi-TE mode at a wavelength of 1 550 nm, with a −1 dB bandwidth of 51 nm and a −3 dB bandwidth of 103 nm. The design features a minimum critical dimension of 80 nm, offering excellent compatibility with existing fabrication processes.

Key words: vertical coupling; apodized grating; Si_3N_4-Si bi-layer structure; finite-difference time-domain method (FDTD); particle swarm optimization (PSO)
EEACC: 2560; 7220 **doi**: 10.3969/j.issn.1005-9490.2026.04.006

基于氮化硅-硅混合波导的完全垂直双层变迹光栅耦合器

李简风, 杨嘉勉, 林 曈*
(东南大学电子科学与工程学院, 江苏 南京 210096)

摘 要: 针对传统光栅耦合器在耦合封装过程中要求光纤斜抛端面、耦合效率较低且现有完全垂直光栅耦合器结构复杂、带宽较低等缺点, 提出了一种完全垂直双层 Si_3N_4-Si 变迹光栅耦合器的设计方法。基于有限时域差分法及粒子群遗传算法, 对双层光栅结构的占空比及光栅常数分布、刻蚀深度等关键参数进行了全面的研究, 并采用双层变迹结构。仿真结果表明该结构具有高耦合效率与大带宽的特点, 其中准 TE 模式下在 1 550 nm 波长处单侧垂直耦合效率超过 68%(−1.67 dB), −1 dB 带宽为 51 nm, −3 dB 带宽为 103 nm。本设计结构最小特征尺寸为 80 nm, 同时具有极佳的工艺兼容性。

关键词: 垂直耦合; 变迹光栅; Si_3N_4-Si 双层结构; 有限时域差分法(FDTD); 粒子群算法(PSO)
中图分类号: TN622; TP181 **文献标识码**: A **文章编号**: 1005-9490(2026)04-0760-05

随着信息技术的迅速发展, 人们对于高速、大容量、低功耗通信和计算的需求日益增长, 而传统的电子集成电路已经难以满足。光子集成电路(Photonic Integrated Circuits, PICs)以其独特的优势应运而生, PICs 不仅能实现高速、大容量的光通信, 还能与集成电路结合, 实现光电混合集成。PIC 通常需与单模光纤进行耦合封装, 而后者与片上光波导尺寸存在量级的差异, 极大的模式失配[1-4]导致较低的耦合效率。光栅耦合器基于光栅的衍射作用进行耦合, 避免了模式失配, 成为了连接光纤与片上光电子器件的有效器件[5-9]。

传统的光栅耦合器为提高耦合效率, 常采用将光纤倾斜磨抛至 8°~12°入射以避免二阶反射带来的影响[10-12]。这增加了封装和测试的难度, 不利于快速晶圆级测试和低成本光子封装[2,13-14], 同时降低了光互联密度。与之对比的是, 完全垂直光栅耦合器依靠光纤垂直放置, 不需要光纤端面的倾斜抛光, 对准难度大大降低, 且不需要调整角度, 适合更密集的集成[14-17], 从而降低阵列封装 PICs 的成本。

Dabos 等[18]提出并实现了全刻蚀光栅耦合器在准横磁波(Transverse Magnetic, TM)模式下的垂直入射, 其啁啾光栅在 1 560 nm 波长处的实测峰值耦合损耗为 6.5 dB; 2017 年, 中山大学的余思远研究组提出了一种双层变迹光栅耦合器[19], 该耦合器由 600 nm 厚的氮化硅层、220 nm 厚的硅层以及 1.6 μm 的二氧化硅间隔层组成, 在实验上获得了−2.5 dB 的耦合效率, 其−1 dB 点耦合带宽为 65 nm(1 567 nm 波长附近); 2023 年, 南安普顿大学的 Vitali 等[20]优化双层光栅, 1 550 nm 波长处的耦合效率达到 −0.8 dB, 该耦合器在一层 Si 波导中由两段光栅刻蚀而成, 分

收稿日期: 2024-05-17 修改日期: 2024-07-02

别采用两种变迹处理;他们对光栅的每个光栅条纹进行重新设计,使之具有不同的光栅周期和占空比,然而耦合带宽有限(31.3 nm)。

本文基于有限时域差分法(Finite Difference Time Domain,FDTD)和粒子群算法(Particle Swarm Optimization,PSO),提出了一种基于 Si_3N_4 的双层 Si_3N_4-Si 变迹垂直光栅耦合器结构:光栅采用 Si_3N_4 材料,其折射率介于 SiO_2 与 Si 之间,结合宽带低损耗吸收特性,实现了大带宽的耦合传输。但其较低的折射率也带来了较低的耦合效率,因此所提结构在 Si_3N_4 光栅的基础上,增加了底层 Si 光栅作为反射结构,并采取双层变迹处理,最终设计出兼具高耦合效率和大带宽的垂直光栅耦合器结构。所用尺寸均与硅光工艺相匹配,我们的工作为垂直光栅耦合器的设计提供了一个解决思路。

1　仿真结构设计

完全垂直双层变迹 Si_3N_4-Si 光栅耦合器采用的结构如图 1 所示:该耦合器从上至下依次为 SiO_2 覆盖层(TOX)、Si_3N_4 光栅及波导层(厚度 260 nm)、内嵌一个 Si 光栅(厚度 340 nm)的 SiO_2 埋氧层(BOX,厚度 3 μm)、Si 基底。光源从器件上方的光纤垂直入射,利用光栅的衍射将光耦合进左侧的 Si_3N_4 波导中。为减少衬底的泄露,利用 Si 光栅的反射作用回收了泄露光,使其重新耦合进入左侧 Si_3N_4 波导,从而进一步提升了耦合效率。

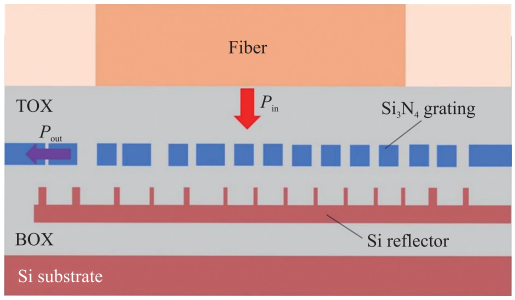
结构中,材料的折射率分别为 $n_{Si}=3.478$、$n_{SiO_2}=1.450$、$n_{Si_3N_4}=1.974$。设置的边界条件为完美匹配层(PML),可以有效吸收边界残余光。该器件基于布拉格条件(又称相位匹配条件),利用光栅的衍射进行耦合。当入射光波满足相位匹配条件后,将产生相干叠加,从而实现耦合[12]。光栅耦合器光栅周期常数经典计算公式为:

$$\Lambda=\frac{\lambda}{N_{\mathrm{eff}}\mp n_1\sin\theta} \tag{1}$$

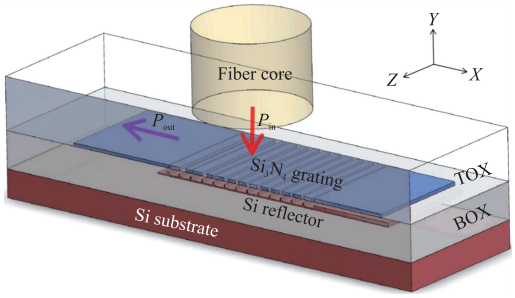
式中:Λ 为光栅周期常数,N_{eff} 为有效折射率;λ 为入射光波波长;n_1 为包层折射率;θ 为入射角;式中"+"代表-1 级衍射,"-"代表+1 级衍射。耦合效率 η 的定义为传输在波导中的能量占输入能量的比值:

$$\eta=\frac{P_{\mathrm{out}}}{P_{\mathrm{in}}} \tag{2}$$

我们先假设为全刻蚀,duty cycle 的初始值为 0.5,我们计算得到光栅周期为 905 nm。从经典公式得到的结构参数对应的垂直耦合效率 η 不到 1%,因此需要进一步优化。



(a) 完全垂直光栅耦合器横截面示意图



(b) 完全垂直光栅耦合器结构示意图

图 1　完全垂直双层变迹 Si_3N_4-Si 光栅耦合器结构

2　结构优化

2.1　均匀光栅的优化

为增加平面内的光耦合效率,本研究对 Si_3N_4 光栅的周期结构进行改良以提高模场积分。且进一步改良 Si 光栅的周期结构,增强其反射能力。采用 2.5D FDTD 仿真光栅的传输特性,工作模式选择了准 TE 模式。Λ 与 duty cycle 的初始范围分别设为 0.9 μm~1.2 μm 与 0.2~0.8,初步细化至 1 nm 与 0.01 的扫描精度。精细扫描后,Λ 更新为1.046 μm,duty cycle=0.74。进一步引入 Si 光栅结构,以反射 Si_3N_4 光栅的泄露光。初始光栅间距、横向偏移值与刻蚀深度分别设置为 0.2 μm、0 与 0.4 μm;Λ 与 Si_3N_4 光栅保持一致,设定 duty cycle 为 0.3(与 Si_3N_4 光栅互补),对 Λ 与 duty cycle 进行参数化扫描,优化后得到最终结果:Λ = 1.03 μm;duty cycle = 0.2。接下来再优化 Δx,得到 Δx 为-0.062 μm。

除了以上结构参数,四个关键参数对于双层光栅的性能提高也至关重要,包括纵向刻蚀深度(etch depth)、光栅间距(gap)、衬底间距(sub_y)与光栅厚度(Si_3N_4_h)。基于以上结构参数,我们再分别独立优化 x 参数(诸如:Δx、Λ、duty cycle)与 y 参数(诸如:gap、etch depth、sin_h、sub_y)。针对参数优化数较多、优化效率低等问题,我们使用粒子群算法。

在 PSO 中,每个"粒子"代表问题的一个潜在解,它通过在解空间中移动来寻找最优解。与其他进化算法不同的是,PSO 将每个个体视为 D 维搜索

空间中的无体积微粒,微粒在该空间中根据个体和同伴的飞行经验实时调整速度飞行。第 i 个微粒表示为 $X_i=(x_{i1},x_{i2},\cdots,x_{iD})$,其经历的最佳位置记为 $P_i=(p_{i1},p_{i2},\cdots,p_{iD})$。而对于群体所经历的最佳位置索引则用符号 g 表示。微粒 i 的速度用 $V_i=(v_{i1},v_{i2},\cdots,v_{iD})$ 表示。对于每次迭代,微粒的第 d 维根据以下方程进行更新:

$$v_{id}=w\times v_{id}+c_1\times\text{rand}()\times(p_{id}-x_{id})+c_2\times\text{Rand}()\times(p_{gd}-x_{id}) \quad (3a)$$

$$x_{id}=x_{id}+v_{id} \quad (3b)$$

式中:w 为惯性权重,c_1 和 c_2 为加速常数,rand()和 Rand()为两个在[0,1]范围里变化的随机值。在移动过程中,若搜索到更优的位置则用新位置替代,在一次迭代结束后,更新全局最优位置。达到设定的迭代次数后系统停止。

以最大化耦合效率为目标函数,利用 PSO 算法对所有纵向参数进行了综合分析;以十次仿真为一代,在算法迭代次数达到 20 次时基本达到了稳定。迭代后达到的最大耦合效率为 40%,对应的 gap 值、sub_y 值、Si 光栅的 etch depth 值及 sin_h 分别为 0.3 μm、3.1 μm、0.25 μm、400 nm。固定以上参数后,进一步微调 x 轴参数,最大耦合效率提升至 42%,3 dB 带宽为 120 nm。

2.2 变迹光栅优化

我们采用双层变迹光栅改善了模场重叠积分,进一步提升了耦合效率;继续沿用 PSO 算法优化变迹函数,提升优化效率。

由于两层光栅功能独立,我们将其视为两个独立单元,在迭代过程中交替固定,依次优化各层光栅的占空比和周期参数。该方法确保了在给定条件下对单一变量极大值的搜索,逐步逼近全局最优解。随着迭代的深入,实现参数的收敛,耦合效率显著提升。

由于参数均在一个微小区间内浮动,我们可以近似认为在调整光栅的其中某一个光栅参数时,不会对其他肋槽的耦合或反射效应产生显著影响。基于此假设,我们采取了逐个参数优化的方法,避免遍历全参数空间,从而将计算复杂度从二次方降低至一次方,极大提高了优化效率。基于以上两个优化思路,我们大幅减少了所需的仿真次数并显著提高了参数的精度。

鉴于 x 轴与 y 轴参数相对独立,本研究首先针对参数数量较少且易于确定的 y 轴参数进行了优化。算法迭代多次后,得到 gap、sub_y、etch depth 以及 Si_3N_4_h 分别为:0.29 μm、-0.34 μm、0.24 μm、0.26 μm。以此为基础,利用 PSO 算法优化 Si_3N_4 光栅 x 轴参数。我们选择采用线性变迹光栅周期,但占空比随机的结构。双层光栅的光栅周期结构均如下公式所示:

$$\text{pitch}(i)=\text{pitch_0}+\text{delta}\times i \quad (4)$$

式中:两层光栅 i 的取值范围均为 0~14,delta 为间距值,两层光栅的 duty cycle 包含 28 个独立的变量。由式(4)可知光栅周期以常数 delta 为间距线性增加。Si_3N_4 光栅的参数范围分别设置为 pitch_0:1.04 μm~1.05 μm;delta:0~5 nm;duty cycle:0.3~0.9。以 10 次为一代,50 代后结果趋于稳定,以该结果确定其参数变化范围。考虑到 Si_3N_4 光栅的结构会受到反射光的影响,但 Si 光栅的结构相对独立,故尽可能增大 Si 光栅的优化次数以提高其反射能力。将 Si 光栅所有的 x 轴参数代入算法,其中参数的范围设置分别为 pitch_0:1.03 μm~1.04 μm;delta:0~5 nm;duty cycle:0.08~0.7。以 20 次为一代,60 代后结果趋于稳定。基于该结构的 Si 光栅,进一步优化 Si_3N_4 光栅,参数范围与第一次优化 Si_3N_4 光栅时保持一致(或适当缩减范围)。以 10 次为一代,80 代后逐渐得到收敛结果,最后不断循环小范围遍历扫描 Si 光栅与 Si_3N_4 的每一个占空比参数,力求获得最优值。最终得到的结构中,每一个肋槽宽度结果如表 1 所示,Si 光栅和 Si_3N_4 光栅的 pitch_0 分别为 1.037 μm 和 1.045 μm;delta 分别为 1.5 nm 和 0 nm。耦合效率及各向损耗结果如图 2 所示。

表 1 Si_3N_4 光栅及 Si 光栅的肋槽宽度(rib)值分布

Grating	Width of rib/nm													
Si	852	889	913	954	953	975	976	977	979	981	982	910	910	934
Si_3N_4	86	534	120	481	203	399	372	345	346	293	295	290	270	207

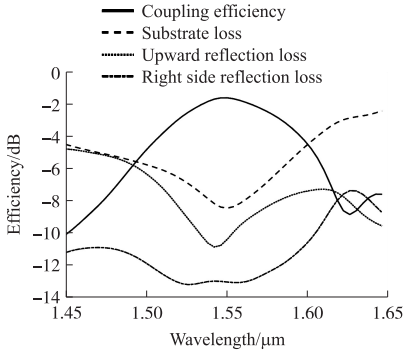


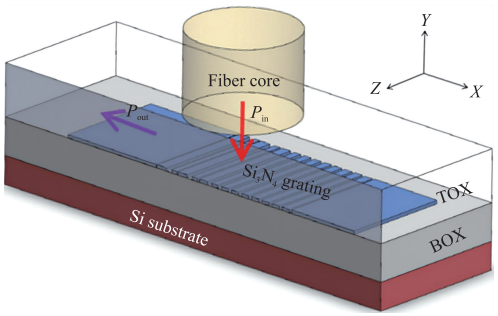
图 2 双层光栅耦合效率及各向损耗随波长变化示意图

实线为耦合效率随波长的变化曲线,其在 1 550 nm 波长处的耦合效率达到了 68.1%(-1.67 dB),3 dB 带宽为 103 nm(1 500 nm~1 603 nm),衬底逸散损耗、向上反射损耗以及右侧传播反射损耗分别为-8.6 dB(13.8%)、-10.4 dB(8%)和-13.1 dB

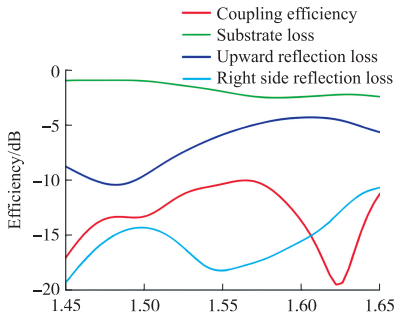
(4.8%)。相较于均匀光栅,变迹光栅的耦合效率从42%提高到了 68%,同时兼具大带宽的特性。

2.3　对比及容差分析

我们分别计算了单层 Si_3N_4 光栅的耦合效率及各向损耗和单层 Si 光栅的衬底损耗,结果如图 3 所示。



(a) 单层Si_3N_4光栅结构示意图



(b) Si_3N_4 光栅耦合器的耦合效率及各向损耗随波长变化图

图 3　单层 Si_3N_4 光栅结构、耦合效率及各向损耗

图 3(a)是没有底部硅反射光栅的单层 Si_3N_4 光栅结构示意图。如图 3(b)所示,Si_3N_4 光栅在 1 550 nm 波长处的耦合效率仅为-10.5 dB(9%),其中绝大部分的光都泄入衬底,在 1 550 nm 波长处衬底损耗达到了-2 dB(63%),向上反射损耗则达到了-6 dB(25%)。这是因为衬底也具有反射作用,向下泄露的光有一部分被衬底反射回去,而这部分光难以被 Si_3N_4 光栅再次利用,导致该方向损耗较大;右侧传播损耗为 2%,这是因为被光栅耦合的光基数减少,进而向右传播损耗也同步减小。我们单独仿真了硅光栅的反射特性,结果如图 4 所示,在 1 550 nm 波长处,反射率高达 75.6%。

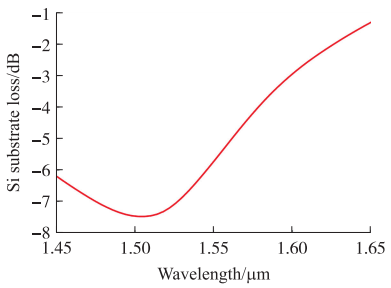
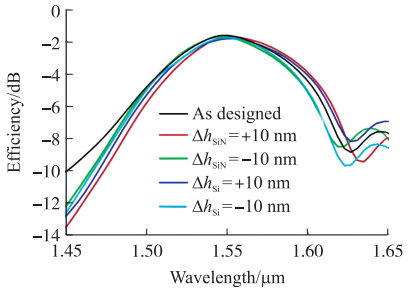
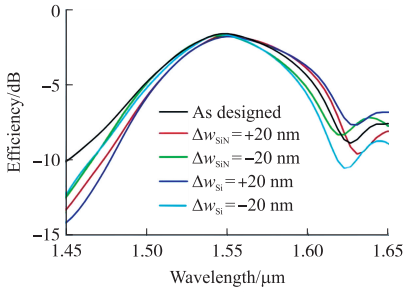


图 4　反射硅光栅的衬底损耗随波长变化图

我们分析了因工艺导致的结构偏差对于器件性能的影响。如图 5(a)所示,当 Si 及 Si_3N_4 厚度波动范围在±10 nm 时,耦合器仍可以获得超过 64%的耦合效率。图 5(b)则分析了在 Si_3N_4 光栅和 Si 光栅肋槽宽度波动在±20 nm 以内时对应的耦合情况,其在 1 550 nm 波长处的耦合效率仍可达到 66%。光纤角度的影响略微复杂。在倾斜误差在 0 到+2°的情况下,耦合效率将先提升后降低:在 1°时耦合效率为 69.6%;偏移+2°时,耦合效率降为 64.5%,可以看出该耦合器在正向偏角上具有较好的容忍度。对于负角度倾斜,耦合效率则衰减得较快,对于-1°,耦合效率为 59%。



(a) Si_3N_4 及Si光栅厚度改变对耦合效率的影响



(b) 肋槽宽度改变对耦合效率的影响

图 5　加工工艺导致的结构偏差对光栅性能的影响

我们利用二维 FDTD 计算了双层变迹光栅在 1 550 nm 波长处的光场强度分布,其横截面光场分布如图 6 所示。光纤中的入射光大部分都耦合进左侧波导中,向下、向右耦合损耗较低。最后,器件最小特征尺寸为 80 nm,符合硅光工艺的要求,易于加工。如果进一步降低最小特征尺寸到 65 nm,硅光

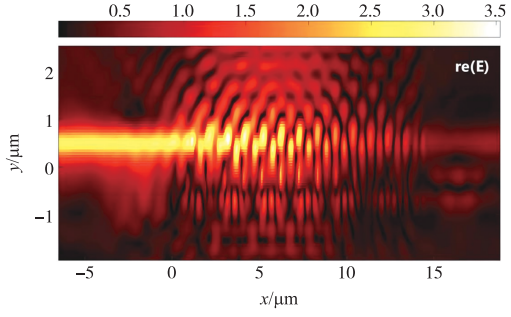


图 6　优化后的双层 Si_3N_4-Si 变迹垂直光栅耦合器的光场分布图

栅反射率将从 75.6%提高到 76.6%,对应的耦合效率将提升到 68.3%。

3 结论

本文设计了一种双层 Si_3N_4-Si 变迹完全垂直光栅耦合器结构。为减小测试与耦合封装难度,光纤采用完全垂直放置,在 Si_3N_4 光栅下方埋氧层中引入 Si 光栅作为反射结构以减少衬底泄露损耗;且为进一步提高耦合效率,对 Si_3N_4 和 Si 光栅结构采取双层变迹处理,使得该耦合器兼具高耦合效率与大带宽特点。仿真结果表明:在准 TE 模式下 1 550 nm 波长的入射光可以获得超过 68%的单向耦合效率,3 dB 带宽为 103 nm(1 500 nm~1 603 nm)。我们分析了当上下层光栅厚度偏差范围在±10 nm 时,肋槽宽度浮动在±20 nm 时,耦合效率仍保持在 61.6%以上。此外,该器件最小特征尺寸为 80 nm,易于加工。我们设计的耦合光栅能广泛应用于各类光子器件中[21-22]。

参考文献:

[1] Luo Y N, Nong Z C, Gao S Q, et al. Low-Loss Two-dimensional Silicon Photonic Grating Coupler with a Backside Metal Mirror[J]. Optics Letters, 2018, 43(3): 474-477.

[2] Roelkens G, van Thourhout D, Baets R. High Efficiency Siliconon-Insulator Grating Coupler Based on a Poly-Silicon Overlay [J]. Optics Express, 2006, 14(24): 11622-11630.

[3] Marchetti R, Lacava C, Khokhar A, et al. High-Efficiency Grating-Couplers: Demonstration of a New Design Strategy [J]. Scientific Reports, 2017, 7(1): 16670.

[4] 赵然,孙崇磊,徐晓,等. 基于亚波长光栅的高集成度垂直光耦合器[J]. 光学学报,2020,40(14):1405002.

[5] 田苗,瞿敏妮,乌李瑛,等. 用于垂直耦合的非对称光栅耦合器的研究进展[J]. 激光与光电子学进展,2021,58(5):14-24.

[6] Liang D, Bowers J E. Recent Progress in Lasers on Silicon [J]. Nature Photonics, 2010, 4(8): 511-517.

[7] Reed G T, Mashanovich G, Gardes F Y, et al. Silicon Optical Modulators[J]. Nature Photonics, 2010, 4(8): 518-526.

[8] Dai D X. Silicon Nanophotonic Integrated Devices for On-Chip Multiplexing and Switching[J]. Journal of Lightwave Technology, 2017, 35(4): 572-587.

[9] Zhou Z, Chen R, Li X, et al. Development Trends in Silicon Photonics for Data Centers [J]. Optical Fiber Technology, 2018, 44: 13-23.

[10] Yang F, Fang H, Han H P, et al. Wide Bandwidth Silicon Nitride Strip-Loaded Grating Coupler on Lithium Niobate Thin Film[J]. Crystals, 2022, 12(1): 70.

[11] Singh R, Singh R R, Priye V. Parametric Optimization of Fiber to Waveguide Coupler Using Bragg Gratings [J]. Optical and Quantum Electronics, 2019, 51(8): 256.

[12] Zhang Z Y, Huang B J, Zhang Z, et al. Highly Efficient Vertical Fiber Interfacing Grating Coupler with Bilayer Anti-Reflection Cladding and Backside Metal Mirror[J]. Optics & Laser Technology, 2017, 90: 136-143.

[13] Zhang Z, Shan X T, Huang B J, et al. Efficiency Enhanced Grating Coupler for Perfectly Vertical Fiber-to-Chip Coupling[J]. Materials, 2020, 13(12): 2681.

[14] 杨彪,李智勇,肖希,等. 硅基光栅耦合器的研究进展[J]. 物理学报,2013,62(18):262-268.

[15] 张茜瑀. 面向基于 VCSEL 的片上光互连的新型垂直光栅耦合器的研究[D]. 北京:北京邮电大学,2020.

[16] Yu L, Liu L, Zhou Z P, et al. High Efficiency Binary Blazed Grating Coupler for Perfectly-Vertical and Near-Vertical Coupling in Chip Level Optical Interconnections [J]. Optics Communications, 2015, 355: 161-166.

[17] Yang M, Yan Y, Wu Z, et al. High-Performance Grating Couplers on 220-nm Thick Silicon by Inverse Design for Perfectly Vertical Coupling[J]. Scientific Reports, 2023, 13(1): 18112.

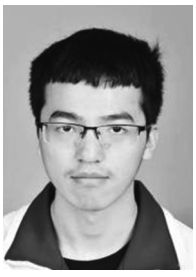
[18] Dabos G, Bolten J, Prinzen A, et al. Perfectly Vertical and Fully Etched SOI Grating Couplers for TM Polarization [J]. Optics Communications, 2015, 350: 124-127.

[19] Xu P F, Zhang Y F, Shao Z K, et al. High-Efficiency Wideband SiNx-on-SOI Grating Coupler with Low Fabrication Complexity [J]. Optics Letters, 2017, 42(17): 3391-3394.

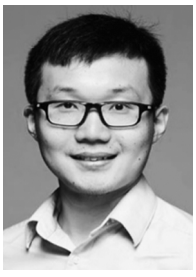
[20] Vitali V, Bucio T D, Lacava C, et al. High-Efficiency Reflector-Less Dual-Level Silicon Photonic Grating Coupler [J]. Photonics Research, 2023, 11(7): 1275-1283.

[21] 王伟雄. 耦合间距对 SOI 微环谐振腔的性能影响[J]. 电子器件,2018,41(6):1483-1487.

[22] 李冬强,李齐良,朱梦云,等. 级联谐振微环慢光效应光学陀螺仪灵敏度分析[J]. 电子器件,2016,39(4):780-784.



李简风(2003—),男,汉族,江苏省徐州人,东南大学电子科学与工程学院大三年级本科生,lijianfeng@seu.edu.cn;



林 曈(1990—),男,博士,副研究员,研究方向:硅基光电子集成,氮化硅光子学,非线性光学,光频梳,微机电系统。